

Информатика 9 класс 22 апреля, прочитать материал и записать тему урока и основное. Определения полусумматора, сумматора, триггера, регистра, счетчика записать в тетради.

ТЕМА: «Логические основы устройства компьютера»

Цель: провести связь между алгеброй логики и работой ПК, показать как на основе логики работают устройства ПК

Ход урока:

1. Орг. момент

2. Повторение

Базовые логические элементы

Базовые логические элементы реализуют рассмотренные выше три основные логические операции:

- логический элемент «И» — логическое умножение;
- логический элемент «ИЛИ» — логическое сложение;
- логический элемент «НЕ» — инверсию.

3. Изложение нового материала

Поскольку любая логическая операция может быть представлена в виде комбинации трех основных, любые устройства компьютера, производящие обработку или хранение информации, могут быть собраны из базовых логических элементов, как из «кирпичиков».

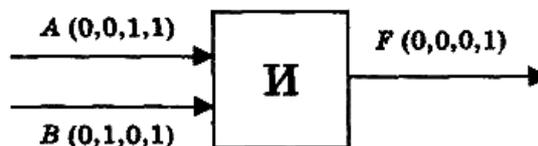
Логические элементы компьютера оперируют с сигналами, представляющими собой электрические импульсы. Есть импульс — логический смысл сигнала — 1, нет импульса — 0. На входы логического элемента поступают сигналы-значения аргументов, на выходе появляется сигнал-значение функции.

Преобразование сигнала логическим элементом задается таблицей состояния, которая фактически является таблицей истинности, соответствующей логической функции.

Логический элемент «И». На входы A и B логического элемента (рис. 3.1) подаются два сигнала (00, 01, 10 или 11). На выходе получается сигнал 0 или 1 в соответствии с таблицей истинности операции логического умножения.

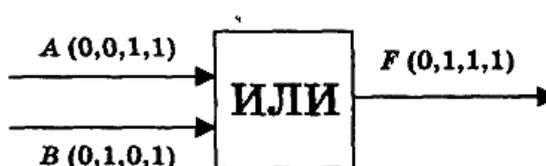
Рис. 3.1

Логический элемент «И»



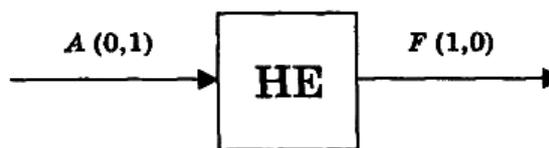
Логический элемент «ИЛИ». На входы A и B логического элемента (рис. 3.2) подаются два сигнала (00, 01, 10 или 11). На выходе получается сигнал 0 или 1 в соответствии с таблицей истинности операции логического сложения.

Рис. 3.2 Логический элемент «ИЛИ»



Логический элемент «НЕ». На вход A логического элемента (рис. 3.3) подается сигнал 0 или 1. На выходе получается сигнал 0 или 1 в соответствии с таблицей истинности инверсии.

Рис. 3.3 Логический элемент «НЕ»



3.2.2. Сумматор двоичных чисел

В целях максимального упрощения работы компьютера все многообразие математических операций в процессоре сводится к сложению двоичных чисел. Поэтому главной частью процессора являются сумматоры, которые как раз и обеспечивают такое сложение.

Полусумматор. Вспомним, что при сложении двоичных чисел в каждом разряде образуется сумма и при этом возможен перенос в старший разряд. Введем обозначения слагаемых (A, B), переноса (P) и суммы (S). Таблица сложения одноразрядных двоичных чисел с учетом переноса в старший разряд выглядит следующим образом:

СЛАГАЕМЫЕ		ПЕРЕНОС	СУММА
A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Из этой таблицы сразу видно, что перенос можно реализовать с помощью операции логического умножения:

$$P = A \& B.$$

Получим теперь формулу для вычисления суммы. Значения суммы близки к результату операции логического сложения (кроме случая, когда на входы подаются две единицы, а на выходе должен получиться ноль).

Нужный результат достигается, если результат логического сложения умножить на инвертированный перенос. Таким образом, для определения суммы можно применить следующее логическое выражение:

$$S = (A \vee B) \& (\overline{A \& B}).$$

Построим таблицу истинности для данного логического выражения и убедимся в правильности нашего предположения (табл. 3.11).

Таблица 3.11. Таблица истинности логической функции
 $F = (A \vee B) \& (A \& B)$

A	B	$A \vee B$	$A \& B$	$\overline{A \& B}$	$(A \vee B) \& \overline{(A \& B)}$
0	0	0	0	1	0
0	1	1	0	1	1
1	0	1	0	1	1
1	1	1	1	0	0

Теперь на основе полученных логических выражений можно построить из базовых логических элементов схему сложения одноразрядных двоичных чисел.

По логической формуле переноса легко определить, что для получения переноса необходимо использовать логический элемент «И».

Анализ логической формулы для суммы показывает, что на выходе должен стоять элемент логического умножения «И», который имеет два входа. На один из входов надо подать результат логического сложения исходных величин A и B , то есть на него должен подаваться сигнал с элемента логического сложения «ИЛИ».

На второй вход требуется подать результат инвертированного логического умножения исходных сигналов ($A \& B$), то есть на второй вход должен подаваться сигнал с элемента «НЕ», на вход которого должен поступать сигнал с элемента логического умножения «И» (рис. 3.4).

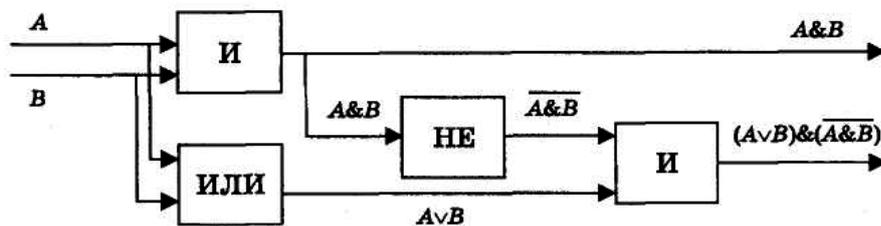


Рис. 3.4. Полусумматор двоичных чисел

Данная схема называется полусумматором, так как реализует суммирование одноразрядных двоичных чисел без учета переноса из младшего разряда.

Полный одноразрядный сумматор. Полный одноразрядный сумматор должен иметь три входа: A , B — слагаемые и P_0 — перенос из младшего разряда и два выхода: сумму S и перенос P . Таблица сложения в этом случае будет иметь следующий вид:

СЛАГАЕМЫЕ		ПЕРЕНОС ИЗ МЛАДШЕГО РАЗРЯДА	ПЕРЕНОС	СУММА
A	B	P_0	P	S
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

Идея построения полного сумматора точно такая же, как и полусумматора. Из таблицы сложения видно, что перенос (логическая переменная P) принимает значение 1 тогда, когда хотя бы две входные логические переменные одновременно принимают значение 1. Таким образом, перенос реализуется путем логического сложения результатов попарного логического умножения входных переменных (A, B, P_0). Формула переноса получает следующий вид:

$$P = (A \& B) \vee (A \& P_0) \vee (B \& P_0).$$

Для получения значения суммы (логическая переменная S) необходимо результат логического сложения входных переменных (A, B, P_0) умножить на инвертированный перенос P :

$$S = (A \vee B \vee P_0) \& \bar{P}.$$

Данное логическое выражение дает правильные значения суммы во всех случаях, кроме одного, когда на все входные логические переменные принимают значение 1. Действительно:

$$P = (1 \& 1) \vee (1 \& 1) \vee (1 \& 1) = 1;$$

$$S = (1 \vee 1 \vee 1) \& \bar{P} = 1 \& 0 = 0.$$

Для получения правильного значения суммы (для данного случая переменная S должна принимать значение 1) необходимо сложить полученное выше выражение для суммы с результатом логического умножения входных переменных (A, B, P_0). В результате логическое выражение для вычисления суммы в полном сумматоре принимает следующий вид:

$$S = (A \vee B \vee P_0) \& \bar{P} \vee (A \& B \& P_0).$$

Многоразрядный сумматор. Многоразрядный сумматор процессора состоит из полных одноразрядных сумматоров. На каждый разряд ставится одноразрядный сумматор, причем выход (перенос) сумматора младшего разряда подключается ко входу сумматора старшего разряда.

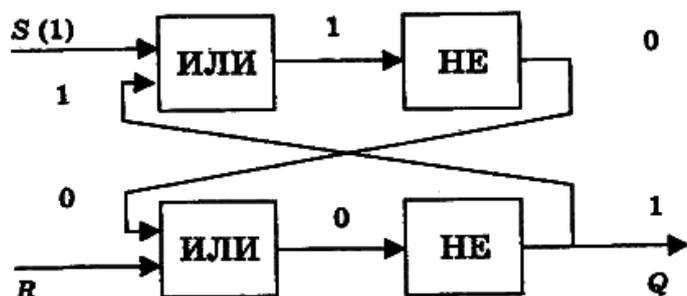
Триггер

Важнейшей структурной единицей оперативной памяти компьютера, а также внутренних регистров процессора является триггер. Это устройство позволяет запоминать, хранить и считывать информацию (каждый триггер может хранить 1 бит информации).

Триггер можно построить из двух логических элементов «ИЛИ» и двух элементов «НЕ» (рис. 3.5).

Рис. 3.5

Триггер



В обычном состоянии на входы триггера подан сигнал 0, и триггер хранит 0. Для записи 1 на вход S (установочный) подается сигнал 1. Последовательно рассмотрев прохождение сигнала по схеме, видим, что триггер переходит в это состояние и будет устойчиво находиться в нем и после того, как сигнал на входе S исчезнет. Триггер запомнил 1, то есть с выхода триггера Q можно считать 1_%

Для того чтобы сбросить информацию и подготовиться к приему новой, подается сигнал 1 на вход JR (сброс), после чего триггер возвратится к исходному «нулевому» состоянию.

Счётчик числа импульсов — устройство, на выходах которого получается двоичный (двоично-десятичный) код, определяемый числом поступивших импульсов. Счётчики могут строиться на двухступенчатых D-триггерах, T-триггерах и JK-триггерах.

Регистр — устройство для записи, хранения и считывания n -разрядных двоичных данных и выполнения других операций над ними^[1].

Регистр представляет собой упорядоченный набор триггеров, обычно D-триггеров, число которых соответствует числу разрядов в слове. С регистром может быть связано комбинационное цифровое устройство, с помощью которого обеспечивается выполнение некоторых операций над словами.

А также вентили, шифраторы и дешифраторы, переключатели и более сложные устройство составляют основу компьютерных технологий.

4. Итог.

5. Домашнее задание п 3.2.1 и 3.2.2